通信装置におけるイミュニティ試験ガイドライン

第 2.1 版

第5部 サージイミュニティ試験

目 次

1. 適用範囲	1
2. 目的	1
3. 用語の定義	1
4. 試験仕様	3
5. 試験装置	3
5.1 1.2/50µs コンビネーション波形発生器	3
5.2 10/700µs コンビネーション波形発生器	e
5.3 コンビネーション波形発生器、10/700ps 波形発生器の校正	7
5.4 結合・減結合回路 CDN	
6. 試験手順	17
6.1 試験室の環境条件	
6.2 試験の実施	18
7. 試験結果の評価	19
8. 試験報告書	
9. 参照文書	19
10. 解説	20
10.1 通信端末装置の接地構成	20
10.2 CISPR 24:2010 と ITU-T Rec. K.シリーズ及び IEC 61000-4-5 との相違点	20
[図表のリスト]	
表 4-1 試験レベル	
表 5-1 波形パラメーター1.2/50µs 及び 8/20µs の定義	
表 5-2 10/700µs 及び 5/320µs の波形パラメータ	6
図 5-1 1.2/50µs コンビネーション波形発生器の等価回路図	
図 5-2 CDN を接続しない発生器出力での開回路電圧 (1.2/50µs) の波形	
図 5-3 CDN を接続しない発生器出力での短絡電流 (8/20µs) の波形	
図 5-4 10/700µs コンビネーション波形発生器の等価回路図	
図 5-5 開回路電圧 (10/700µs) の波形 (IEC60060-1 による波形の規定)	
図 5-6 短絡電流 5/320µs の波形(IEC60060-1 による波形の規定)	
図 5-7 CDN の選定フローチャート	
図 5-8 AC/DC ライン上の容量性結合に対する試験配置の例	
図 5-9 AC/DC ライン上の容量性結合に対する試験配置の例	
図 5-10 AC ライン上の容量性結合に対する試験配置の例	
図 5-11 AC ライン上の容量性結合に対する試験配置の例	
図 5-12 非シールド非対称動作の相互接続ラインに対する試験配置の例	
図 5-13 非シールド非対称動作の相互接続ラインに対する試験配置の例	
図 5-14 非シールド非対称動作の相互接続ラインに対する試験配置の例	
図 5-15 非シールド対称動作の相互接続ライン(通信線)に対する試験配置の	
図 5-16 1.2/50 µs サージを用いた対称となる高速通信線の CDN の例	15

図 5-17	両端を接地したシールド線に適用される試験配置例	16
図 5-18	一端を接地したシールド線に適用する試験配置例	16
図 5-19	複数シールドケーブル配線がある構成で、シールドケーブルレ	こ適用する試験
及び電位	三差を与える試験の,結合方法及び試験セットアップ例	17
図 10-1	日本の通信システムの接地構成	20

第5部 サージイミュニティ試験

1. 適用範囲

第5部は、第1部共通事項の第3項(用語の定義)で定義する情報技術装置(略称:ITE)のサージに対するイミュニティ試験について適用する。

2. 目的

第5部は、ITE がサージを受けたときの動作を評価するための試験方法を明確にしたものである。

この試験は、電源線および信号線にスイッチングや雷によるサージ雑音が重畳された場合 にイミュニティの検証のために用いるものである。

3. 用語の定義

第1部共通事項第3項 用語の定義によるほか、以下によること。

(1) 対称線 (symmetrical lines)

ディファレンシャルモードからコモンモードへの変換損失が 20dB を超える、対称的に駆動される一対の導体。

- (2) 結合回路網 (coupling network)
 - 一つの回路からほかの回路へエネルギーを伝達させる目的をもつ電気回路網。
- (3) 減結合回路網 (decoupling network)CDN

試験装置に印加するサージが、試験対称外の機器、装置又はシステムに影響することを防止するための電気回路網。

(4) サージ (surge)

急激な上昇の後に緩やかに減少する特徴をもったライン又は回路を伝播する、電流、電圧又は電力の過渡的波形。

(5) 持続時間 (duration)

指定した波形又は特徴が存在又は連続する期間の絶対値。

- (6) フロントタイム (波頭長) (front time)
 - a)サージ電圧 (surge voltage)のフロントタイム T_1 : インパルスがピーク値の 30%と 90%になるときとの時間間隔下の 1.67 倍として定義した仮想パラメータである。(図 5-2 参照)
 - b)サージ電流 (surge current)のフロントタイム T_1 : インパルスがピーク値の 10%と 90%になるときとの時間間隔 T の 1.25 倍として定義した仮想パラメータである。(図 5-3 参照)
- (7) 立ち上がり時間 (rise time)

パルスの瞬時値が最初に規定した下限値に到達し、その後規定した上限値に到達するまでの時間間隔。

注記 特に規定がない場合、下限値及び上限値はパルス振幅の10%及び90%とする。

(8) 半値時間(波尾長) (time to half-value) T2

仮想原点 O₁ と電圧又は電流がピーク値の半分に減少した時点との時間間隔。

注記 サージの半値時間 T₂ は、仮想のパラメータである。

(9) 相互接続線 (interconnection line)

I/O線(入出力線)及び通信線

(10) 一次保護 (primary protection)

強力なエネルギーの大半が、指定したインターフェースを越えて伝播することを防止する手段。

- (11) 二次保護 (secondary protection)
 - 一次保護を通過したエネルギーを抑制する手段。二次保護は、特定のデバイス又は試験

装置固有の特性の場合がある。

- (12) コモンモードライン対大地
- (13) ノーマルモード ライン対ライン
- (14) 校正 (calibration)

規定する条件で基準に照らして、表示値と測定値との間の関連性を確保するための一連の作業。

注記1 この用語は、"不確かさ"の手法に基づいている。

注記 2 表示値と測定値との間の関連性は、通常、校正ダイヤグラムで説明することができる。

(15) スイッチング素子 (switching device)

サージを印加していない間は高インピーダンスであるが、電圧サージに応答して、瞬時にインピーダンスが低くなる素子。一般的な例は、ガス入り放電管(GDT)、サイリスタ型サージ防護素子(TSS)がある。

(16) クランピング素子 (clamping device)

指定値を超える印加電圧を制御するように設計したダイオード、バリスタ又はその他の 部品。

(17) コンビネーション波形発生器 (combination wave generator)

 $1.2/50\mu s$ 又は $10/700\mu s$ の開回路電圧波形、及び $8/20\mu s$ 又は $5/320\mu s$ の短絡電流波形をそれぞれ備える発生器。

(18) (サージ発生器の) 実効出力インピーダンス [effective output impedance (of a surge generator)]

ピーク短絡電流に対するピーク開回路電圧の比。

(19) 電気設備 (electrical installation)

目的を満たすために整合した特性をもった関連する電気装置一式。

(20) 高速通信線 (high-speed communication lines)

100kHz を超える伝送周波数で動作する入出力線。

(21) イミュニティ (immunity)

電磁妨害が存在する環境で、機器、装置又はシステムが性能低下せずに動作することができる能力。

(22) システム (system)

指定する機能を行うことによって、与えられた目的を達成するために構成する相互依存する要素のセット。

注記 システムは、環境及びほかの外部システムとの結合を分離する仮想の境界によって、環境及びほかの外部システムから切り離して考えている。これらの結合を通じて、システムは、環境によって影響を受けるか、外部システムによって影響されるか、又はシステム自身が環境若しくは外部システムに影響を与える。

(23) 過渡現象 (transient)

対象とする時間スケールに比べて短い時間間隔で、二つの連続する定常状態の間を変化する現象若しくは量に関係するもの、又はその呼称。

(24) 検証 (verification)

試験装置システム(例えば、発生器と相互接続しているケーブル)を確認し、この試験システムが箇条5に規定する仕様の範囲内で機能することを証明する一連の作業。

注記 1 検証の方法は、校正の方法と異なってもよい。

注記 2 6.1 及 6.2 の手順は、意図する波形を試験装置に印加するための試験配置を構成する、発生器及びほかの構成機器の正しい動作を保証するための指針としての意味をもつ。

注記 3 この基本 EMC 規格でのこの定義は、IEV 311-01-13 で規定する定義と異なっている。

- (25) 仮想原点 (virtual origin), 01
 - a) サージ電圧 (surge voltage)の仮想原点 (virtual Origin) O₁ 30%及び 90%の振幅値を直線で引き、時間軸と交差する時点。
 - b) サージ電流 (surge current)の仮想原点 (virtual Origin) O₁ 10%及び 90%の振幅値を直線で引き、時間軸と交差する時点。

4. 試験仕様

表 4-1 試験レベル

印加箇所	試験仕様	単位	注記事項	判定基準
信号ポート	1	kV	注1	С
通信ポート	4	kV	注2	
	10/700	$T1/T2~\mu s$		
入力 DC 電源	0.5 (コモンモード)	kV	注1	В
ポート	1.2/50(8/20)	T1/T2 μs	ラインー大	
			地間に適用	
入力 AC 電源	1 (ノーマルモード)	kV	注3	В
ポート	2 (コモンモード)	kV		
	1.2/50(8/20)	T1/T2 μs		

- 注1 製造業者の仕様に従い屋外ケーブルに直接接続される可能性のあるポートにのみ適用する。
- 注2 一次保護回路の取り付けを前提にしたポートに対し、一次保護回路を取り付けて 4kVまでのサージ電圧を印加する。そうでない場合は、一次保護回路を用いずに 1kV の試験電圧を印加する。
- 注3 製造業者が保護手段を規定している場合で試験中におけるこれらの保護手段の評価の模擬が実行できない時は、適用する試験レベルは0.5kV(ライン対ライン間)、1kV(ライン対大地(グランド)間)に引き下げても良い。

5. 試験装置

2 種類のコンビネーション波形発生器を規定する。それぞれの発生器は、試験ポート の種類に応じて適用する。

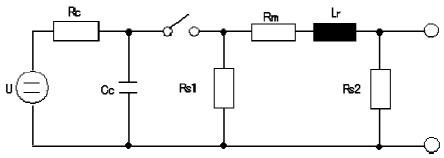
 $10/700\mu s$ コンビネーション波形発生器は、対称通信線へ接続することを意図する試験ポートに、 $1.2/50\mu s$ コンビネーション波形発生器他の全ての場合、特に電力線及び短い距離の通信・信号線への接続を意図する試験ポートに用いる。

5.1 1.2/50us コンビネーション波形発生器

回路解放時には 1.2/50µs 電圧波形となり、回路短絡時には 8/20µs 電流波形を発生する発生器を 1.2/50µs コンビネーション波形発生器という。

5.1.1 コンビネーション波形発生の特性及び性能

(1) 回路例(図5-1参照)



U: 高圧電源 Rs: パルス幅形成抵抗

 Rc: 充電抵抗
 Rm: インピーダンス整合抵抗

 Cc: エネルギ蓄積コンデンサ
 Lr: 立ち上がり時間形成インダク

タ

図 5-1 1.2/50µs コンビネーション波形発生器の等価回路図

(2) ピーク開回路出力電圧可変範囲: 0.5kV~4kV 以上

出力電圧の許容差:±10%

サージ電圧波形:図 5-1 及び表 5-1 参照

(3) ピーク短絡出力電流:ピーク開回路出力電圧の設定によって決まる

短絡出力電流許容差:±10%

ピーク短絡出力電流: 図 5-3 及び表 5-1 参照

(4) 極性:正・負

(5) 位相シフト:試験装置の交流電源位相角 0~360°の範囲、許容差±10%

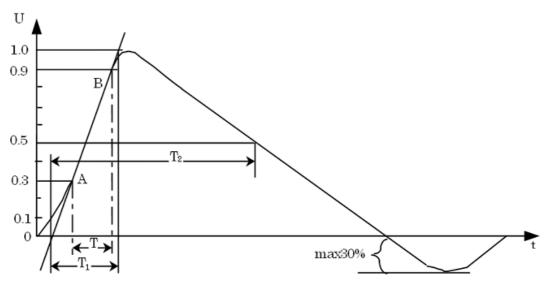
(6) 繰り返し率:1回/分以上

(7) 実効出力インピーダンス: $2\Omega\pm10\%$

発生器の出力端子は、非接地状態で出力する。

表 5-1 波形パラメーター1.2/50µs 及び 8/20µs の定義

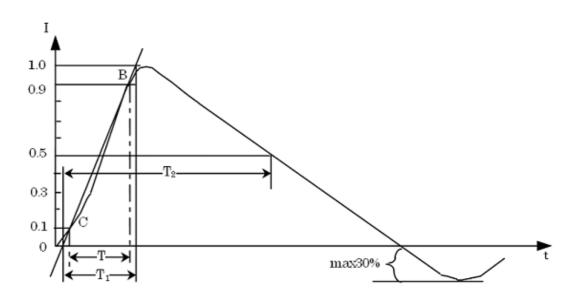
	1 - 1			
定義	IEC60060-1 による規定		IEC60469-1 による定義	
	フロント	半値時間	立ち上がり時	持続時間
	タイム		間(10~90%)	$(50\sim50\%)$
開回路電圧	1.2µs±30%	50μs±20%	1μs±30%	$50 \mu s \pm 20\%$
短絡電流	8µs±20%	20μs±20%	$6.4 \mu s \pm 20\%$	16μs±20%



フロントタイム: T1 =1.67×T = $1.2\mu s\pm 30\%$

半値時間:T2 =50µs±20%

図 5-2 CDN を接続しない発生器出力での開回路電圧 (1.2/50µs) の波形

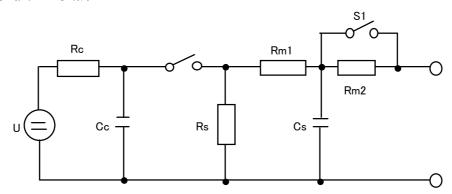


フロントタイム: T1=1.25×T=8µs±20%

半値時間: T2=20µs±20%

図 5-3 CDN を接続しない発生器出力での短絡電流 (8/20µs) の波形

- 5.2 10/700µs コンビネーション波形発生器
- 5.2.1 10/700us コンビネーション波形発生器の特性及び性能
- (1) 回路例 (図 5-4 参照)



- U 高圧電源
- Rc 充電抵抗
- Cc エネルギー蓄積コンデンサ(20μF)
- Rs パルス幅形成抵抗 (50Ω)
- Rm インピーダンス整合抵抗 (Rm1=15 Ω 、Rm2=25 Ω)
- Cs 立ち上がり時間形成コンデンサ $(0.2\mu F)$
- S1 外部整合抵抗を使用時に閉路するスイッチ 図 5-4 10/700µs コンビネーション波形発生器の等価回路図
- (2) ピーク開回路出力電圧可変範囲: 0.5kV~4kV 以上

出力電圧の許容差:±10%

サージ電圧波形:図5-5及び表5-2参照

(3)ピーク短絡出力電流:ピーク開回路出力電圧の設定によって決まる

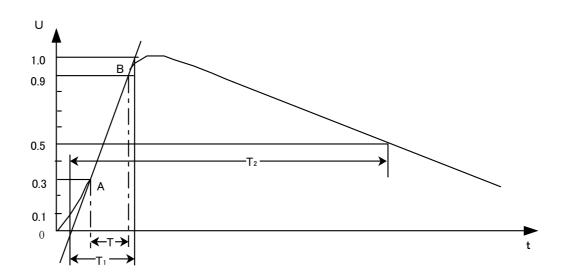
短絡出力電流許容差:±10%

ピーク短絡出力電流: 図 5-6 及び表 5-2 参照

- (4) 極性: 正·負
- (5) 繰り返し率:1回/分以上
- (6) 実効出力インピーダンス: 40Ω±10% (S1 開路時)

表 5-2 10/700us 及び 5/320us の波形パラメータ

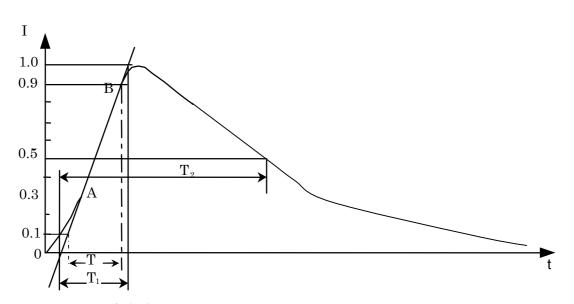
· · · · · · · · · · · · · · · · · · ·				
定義	ITU-T 勧告 K シリーズ及		IEC60469-1 による規定	
	び IEC60060-1 による規定			
	フロント	半値時間	立ち上がり	持続時間
	タイム	μs	時間(10~	$(50\sim50\%)$
	μs		90%)	μs
			μs	
開回路電圧	10μs±30%	$700 \mu s \pm 30\%$	$6.5 \mu s \pm 30\%$	$700 \mu s \pm 30\%$
短絡電流	5μs±20%	320µs±20%	4μs±20%	$300 \mu s \pm 20\%$



フロントタイム: T1=1.67×T=10µs±30%

半値時間: T2=700µs±20%

図 5-5 開回路電圧 (10/700µs) の波形 (IEC60060-1 による波形の規定)



フロントタイム: T1=1.25×T=5 μ s±20%

半値時間: T2=320us±20%

図 5-6 短絡電流 5/320µs の波形 (IEC60060-1 による波形の規定)

5.3 コンビネーション波形発生器、10/700µs 波形発生器の校正

異なる発生器からの試験結果に差異が出ないように、発生器は定期的に校正しなければならない。発生器の特性は同じ充電電圧で開回路($10 \mathrm{K}\Omega$ 以上の負荷)及び短絡(0.1Ω 以下の負荷)の状態で測定する。

5.4 結合·減結合回路 CDN

結合/減結合回路は発生器の特性、開回路電圧や電流に著しい影響を与えてはならない。

ただし、アレスタ結合を除く。

5.4.1 CDN の選定

CDN の選定は、図 5-7 に基づき選定する。

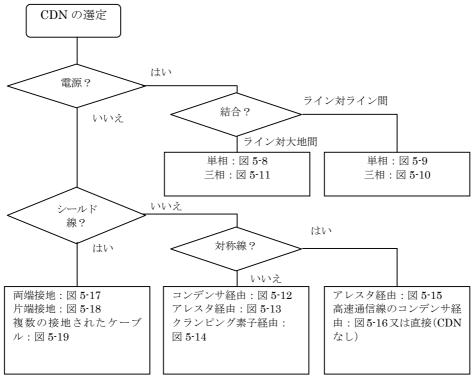


図 5-7 CDN の選定フローチャート

5.4.2 電源供給源への容量結合

供試装置の電源入力端子と電源供給源からの減結合部間にコモンモードおよびノーマルモードで試験電圧を印加するために容量結合を使用すること。単相電源の回路図を図 5-8及び図 5-9に示す。また、三相電源の回路図を図 5-10及び図 5-11に示す。

容量結合回路の特性

- ・結合容量: 9μ F(コモンモード)、 18μ F(ノーマルモード)
- ・減結合インダクタンス:1.5mH
- ・印加していない線への漏れ電圧は供試装置未接続時の15%以下

電源未接続時、減結合回路入力への漏れ電圧は印加電圧の15%以下又は電源ライン電圧のピーク値の2倍の高い方を越えてはならない。

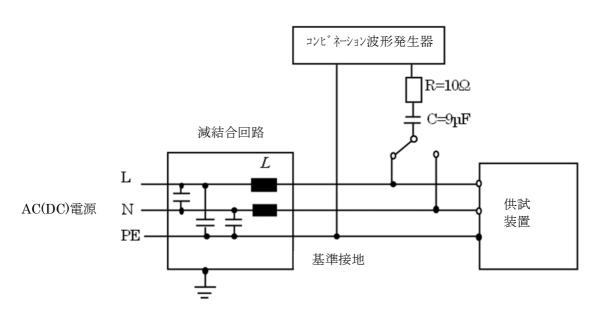


図 5-8 AC/DC ライン上の容量性結合に対する試験配置の例 コモンモード印加例 (単相)

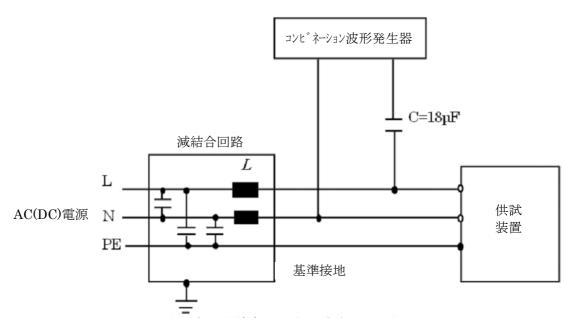


図 5-9 AC/DC ライン上の容量性結合に対する試験配置の例 ノーマルモード印加例 (単相)

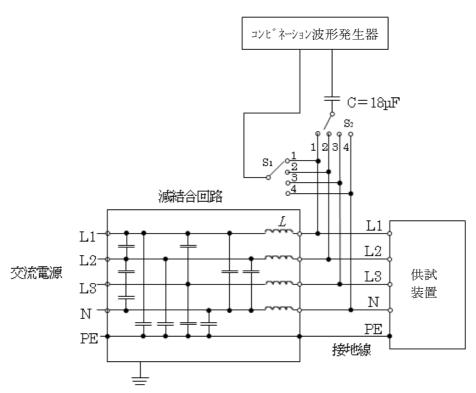


図 5-10 AC ライン上の容量性結合に対する試験配置の例 ライン対ライン間の印加例 (三相)

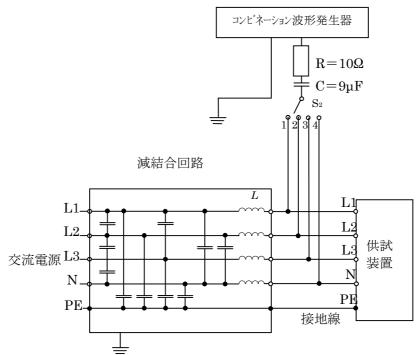


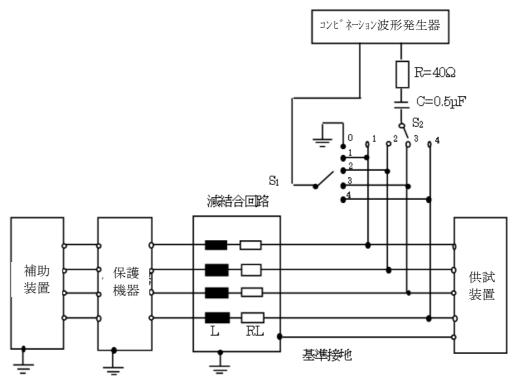
図 5-11 AC ライン上の容量性結合に対する試験配置の例 ライン対大地間印加例 (三相)

5.4.3 非シールド非対称動作の相互接続ラインへの容量結合

相互接続ライン上の通信機能に影響がない場合や不平衡のシールドしていない I / O回路に対してコモンモードおよびノーマルモードで試験電圧を印加するために容量結合を使用すること。試験回路例を図 5-12に示す。

容量結合回路の特性

- · 結合容量: 0.5uF
- ・減結合インダクタンス(電流補償なし):20mH



1) $\lambda A y \in S_1$

ーライン対大地間 : 位置 0ーライン対ライン間: 位置 1 ~ 4

2)スイッチ S_2

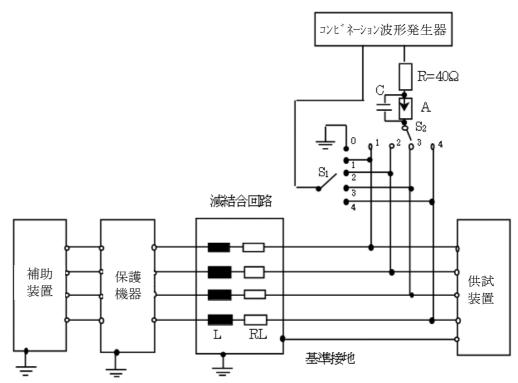
-試験の間、位置 $1\sim4$ 、ただしスイッチ \mathbf{S}_1 と同じ位置ではない

3)L=20mH、RL は L の抵抗成分を示す。

図 5-12 非シールド非対称動作の相互接続ラインに対する試験配置の例 ライン対大地間、ライン対ライン間の結合(コンデンサを通した結合)

5.4.4 非シールド非対称動作の相互接続ラインへのアレスタ結合

シールドしていない非対称回路(非シールド非対称動作の相互接続ライン)に対してコモンモード及びノーマルモードで試験電圧を印加するためにアレスタを使用すること。試験回路例を図5-13(非対称動作の相互接続ライン)に示す。



1)スイッチ S_1 :

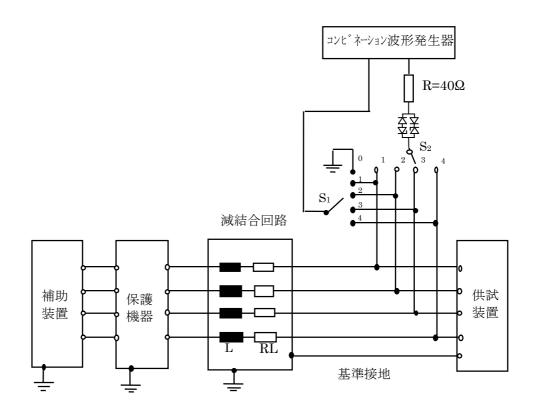
- ライン対大地:位置0
- ライン対ライン:位置1から4

2)スイッチ S_2 :

- 試験中は位置 1 から 4 であるが、スイッチ S₁ と同じ位置ではない
- 3)5kHz 未満の伝送信号の周波数に対して $C=0.1\mu F$; より高い周波数ではコンデンサは使用しない。
- 4)総合抵抗 R=40Ω
- 5)減結合インダクタンス(リングコア、電流補償形)L=20mH、RL : 伝送信号の無視できる減衰による値
- 6)アレスタ (ガス充填形) A
- 注記 Cの値はアレスタの仕様による
- 図 5-13 非シールド非対称動作の相互接続ラインに対する試験配置の例 ライン対ライン間/ライン対大地間の結合、アレスタを通した結合

5.4.5 非シールド対称動作の相互接続ラインへのクランプ素子結合

シールドしていない平衡回路(非シールド非対称動作の相互接続ライン)に対しコモンモード及びノーマルモードで試験電圧を印加するためにクランプ素子を使用した試験回路例図 5-14(対称動作の相互接続ライン)に示す。この回路は試験装置にコンデンサを使用した場合に、試験装置の機能が満足できないために、容量結合が不可能な場合に使用できる。



1)スイッチ S_1 :

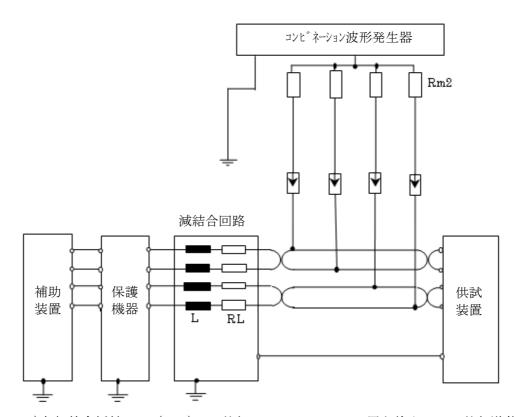
- ライン対大地:位置0
- ライン対ライン:位置1から4

2)スイッチ S_2 :

- 試験中は位置 1 から 4 であるが、スイッチ S₁ と同じ位置ではない
- 3)5kHz 未満の伝送信号の周波数に対して C=0.1 μ F; より高い周波数ではコンデンサは使用しない。
- 4)総合抵抗 R=40Ω
- 5)減結合インダクタンス(リングコア、電流補償形)L=20mH、RL : 伝送信号の無視できる減衰による値
- 図 5-14 非シールド非対称動作の相互接続ラインに対する試験配置の例 ライン対ライン間/ライン対大地間の結合、クランピング素子を通した結合

5.4.6 非シールド対称動作の相互接続ラインへのアレスタ結合

シールドしていない平衡回路(非シールド対称動作の相互接続ライン)に対しコモンモード及びノーマルモードで試験電圧を印加するためにアレスタを使用する試験回路例を図 5-15 (対称動作の相互接続ライン)に示す。この例は、非シールド対称的な相互接続線(通信線)に対して望ましい結合方法である。



1)内部整合抵抗 $Rm2(25\Omega)$ は、外部の $Rm2=n\times25\Omega$ で置き換える、n 外部導体 当たり (n が 2 以上の n 導体に対して) n=4 の例

Rm2=4×25 Ω =100 Ω 、 Rm2 は 250 Ω を越えてはならない 2)L=20mH、RL 伝送信号の無視できる減衰による幅、

図 5-15 非シールド対称動作の相互接続ライン(通信線)に対する試験配置の例 ライン対大地間の結合、アレスタを通した結合

5.4.7 高速通信線に適用する試験セットアップ

データが高速か、又は伝送周波数が高い場合に、図 5-16 を使用する。

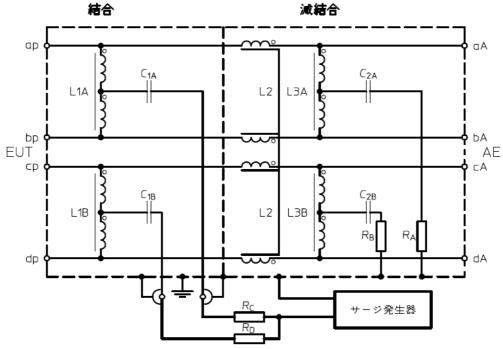


図 5-16 1.2/50 µs サージを用いた対称となる高速通信線の CDN の例

備考1 L2 は見かけ上の給電による回路の飽和を避けるために、4 コイルの電流補償チョークでなければならない。さらに、L2 は低抵抗性のインピーダンス(<<1 Ω)でなければならない。L2 に対して、抵抗を並列に接続することで、全体的な抵抗値を下げることができる。

備考2 RA及びRBは、発振又はリンギングを抑えるために、できるだけ低い値であることが望ましい。

5.4.8 シールド線への印加及び電位差を印加するための試験回路

シールド線の場合, CDN は適用できない。この場合は 5.4.6.1 又は 5.4.6.2 の装置を使用しなければならない。

5.4.8.1 直接印加

試験装置を大地から絶縁し、サージを金属エンクロージャに印加する。供試ポートにおける終端(又は補助装置)を接地する。この試験は、単一又は複数のシールド線をもつ機器に適用する。

図 5-1 7 又は図 5-1 8 に述べる基準大地面は、専用ケーブル又は大地面によって実現される低基準インピーダンスを表す。

金属エンクロージャをもたない製品の場合、サージを直接シールド線に印加する。

供試ポート以外の試験装置へのすべての接続は、安全絶縁形変成器又は適切な結合/減結合回路などの適切な手段によって大地から絶縁しなければならない。供試ポートとケーブルのもう一方の端に取り付けた装置(図 5-17又は図 5-18の AE)との間のケーブルの長さは、試験装置の仕様が許容する最大長さ、又は 20 mの、より短い方でなければならない。長さが 1 m を超える場合は、ケーブルはコイル状にならないように折り返すこと。

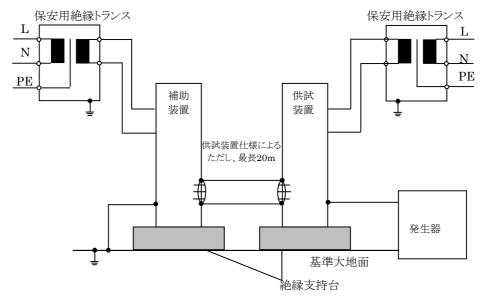


図 5-17 両端を接地したシールド線に適用される試験配置例

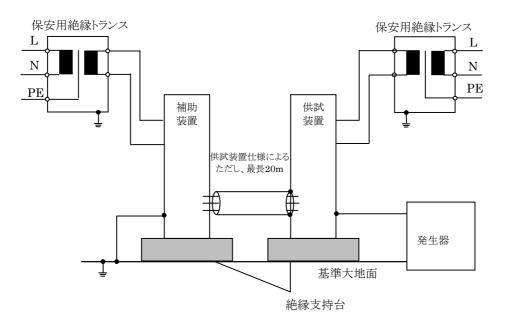


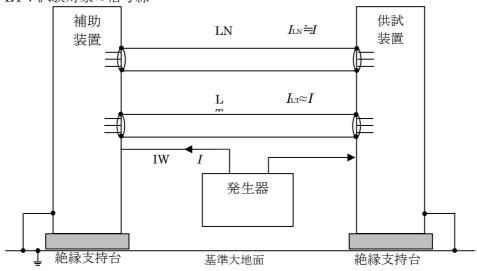
図 5-18 一端を接地したシールド線に適用する試験配置例

5.4.8.2 複数シールドケーブル構成の場合の一つのケーブル試験に対する代替結合方法 サージは、図 5-19 に従って注入線で被試験相互接続ケーブルの近くに印加する。この結合方法は、特定のケーブル又はケーブルの東に対してサージを印加する場合に、二つ以上の試験装置 構成(又は一つの試験装置 及び補助装置)の間で複数グラウンド接続をもつ複数のシールドケーブル配線に対して、有効である。個々のケーブルが設置状態で通常束ねられている場合、一つの東として試験することが望ましい。

試験装置 と補助装置との間のケーブルの長さは、試験装置 の仕様書で許容された最大値 又は 20 m のいずれか短いほうにする。長さが 1 m を超える場合、ケーブルの 1 m を超える部分は、長さが $30 \text{ cm} \sim 40 \text{ cm}$ の束になるように、ケーブルのほぼ中央で束ねる。ケーブルの大きさ又は硬さによって、又は試験を使用者の設置状態で行うために、この方法で

束ねることが実用的ではない場合、 $1 \, \mathrm{m}$ を超えたケーブルの配置は、正確に試験報告書に記載する。





LN:試験対象としていない信号線

IW:注入線

注記1 このセットアップ例は、直流駆動の試験装置 にも適用する。

図 5-19 複数シールドケーブル配線がある構成で、シールドケーブルに適用する試験及び 電位差を与える試験の、結合方法及び試験セットアップ例

試験セットアップの特性は、次による。

- ・補助装置は、基準大地面に接続する。
- ・発生器は、試験装置の近くに配置する。
- ・発生器のコモン出力(帰路線)は、試験装置のきょう(筐)体に接続する。
- ・発生器のインパルス出力は、試験装置と補助装置との間のインタフェースケーブルに特に近付けた絶縁された注入線を介して補助装置に印加する。
- ・ $I_{LT} \approx I$, かつ, $I_{LN} << I$ のとき、一括注入電流は、試験するケーブルのシールドを流れる(近接効果)。
- ・ケーブルの長さは最大 20 m で、設置に従って選択する。
- ・試験するケーブルは、基準大地面、又はシールドルームの壁から 1 m 以上離すことが望ましい。

電流がほかの帰路を通ることを避けるために、試験しないケーブルは、試験するケーブル、グラウンド面及びシールドルームの壁から 0.4 m 以上離すことが望ましい。

注記 図中の網掛け部分は、絶縁支持台を示す。

6. 試験手順

6.1 試験室の環境条件

周囲環境のパラメータが試験結果に与える影響を最小限にするために、試験は、6.1.1 及び6.1.2 で規定する気象条件及び電磁環境条件で行う。

6.1.1 気象条件

試験室の気象条件は、すべて、試験装置 及び試験装置の動作に関してそれぞれの製造業

者が指定する限度内でなければならない。

試験装置 又は試験装置に結露が生じるほど相対湿度が高い場合には、試験を行ってはならない。

6.1.2 電磁環境条件

試験室の電磁環境条件は、試験結果に影響を与えないように、試験装置 の正常動作を保証するものでなければならない。

6.2 試験の実施

試験に先立って、発生器及び CDN の検証を行う。この性能検査では、通常、サージパルス並びにその電圧及び/又は電流が発生していることだけを確認すればよい。

発生器の校正は、定期的に行う(通常、1年に1度)。

試験は、次を含む試験セットアップを規定した試験計画書に従って行う。

- 試験レベル(電圧)
- サージの回数

関連の製品規格で別途規定がない場合のサージ回数

- 直流電源ポート及び相互接続線 5 回の正極性及び 5 回の負極性サージ
- 交流電源ポート 0°, 90°, 180°及び 270°の位相角でそれぞれ 5 回の正極性及び 5 の負極性サージ
- 連続するサージパルスの時間間隔:1 分以下
- 試験装置 の代表的な動作条件
- サージを印加する場所

交流又は直流電源ポートは、入力ポートの場合も、出力ポートの場合もある。

試験装置の出力ポートを経由してサージが侵入することがある場合には、出力ポートへのサージ印加を推奨する(例えば、大きい消費電力をもつ負荷の切換え)。

二次側回路(すなわち、交流電源から分離された)が過渡過電圧にさらされることがない場合(すなわち、確実に大地面に接続され、容量性フィルタをもつピーク トゥ ピークのリプルが直流成分の 10%以下の直流二次側回路)、60 V 以下の直流入出力ポートには、サージを印加しない。

複数の同じ回路がある場合、選択した回路で代表して試験を行えば十分な場合がある。

1 分間で 1 回よりも短い間隔で行った試験で不具合が発生し、1 分間で 1 回で行った試験で不具合が発生しない場合は、1 分間で 1 回で行った試験が優先する。

製品規格では、製品にとって適切な場合、異なる位相を選択してもよいし、相当たりのサージ数を増減してもよい。

通常,多くの保安器は、ピーク電力又はピークエネルギーの取扱いでは大電流を処理できるが、平均電力容量は小さい。したがって、二つのサージの時間間隔は、試験装置の内蔵保護デバイスに依存する。

ラインとグラウンドとの間を試験する場合、ほかに規定がないときには、1 ラインずつ順番に試験する。

試験手順では、試験装置の非線形の電流-電圧特性も考慮しなければならない。したがって、試験電圧は、製品規格で規定したレベルの範囲内で、又はそのレベルを超えない試験計画で指定するレベルまで、段階的に増加しなければならない。選択した試験レベルを含む、すべてのより低いレベルを満たさなければならない。

二次保護の試験については、発生器の出力電圧を、一次保護の破壊電圧レベルの最低値まで下げる。

実際の動作信号源を使用できない場合は、擬似信号源を用いてもよい。

受入試験については、事前にサージストレスを受けたことのない機器を用いるか、又は試験ごとに保護デバイスを交換しなければならない。

7. 試験結果の評価

試験結果は第一部の性能判定基準によって評価すること。

サージイミュニティ試験の入力DC電源ポート及び入力AC電源ポートには判定基準Bを、信号ポート及び通信ポートには判定基準Cを適用し、装置に個別判定基準が存在する場合は、個別判定基準に従うこと。

8. 試験報告書

試験報告書は、試験を再現するために必要なすべての情報を含む。特に、次の事項を記載する。

- 箇条6 で要求する試験計画書で規定する項目。
- 試験装置 及び関連装置の識別。例えば、商標、製品形式、製造番号。
- 試験装置の識別。例えば、商標、製品形式、製造番号。
- 試験を行った特別な環境条件。例えば、シールドルーム。
- 試験を行うために必要とする具体的な条件。
- 製造業者、依頼者又は購入者の指定する性能レベル。
- 共通規格、製品規格又は製品群の規格で規定する性能基準。
- 妨害の印加中又は印加後に観測した試験装置 へのすべての影響,及びこれらの影響が持続した期間。
- 合否判定の根拠(共通規格,製品規格若しくは製品群の規格で規定する,又は製造業者と購入者との間で合意した性能基準に基づく。)。
- 適合性を達成するために必要な具体的な使用条件。例えば、ケーブルの長さ、ケーブルの形式、遮へい、接地又は試験装置の動作条件。
- 試験構成 (ハードウェア)
- 試験構成(ソフトウェア)

装置は、この規格で規定する試験を適用した結果として、危険な状態、又は安全を欠い た状態になってはならない。

9. 参照文書

(1) CISPR 24:2010(ED. 2.0)

Information technology equipment- Immunity characteristics-Limits and methods of measurement

(2) IEC 61000-4-5:2005

Testing and measurement techniques - Surge immunity test

(3) JEITA IT-3001A

情報処理装置及びシステムのイミュニティ試験方法と限度値

(4) ITU-T Rec. K.11:2009

PRINCIPLES OF PROTECTION AGAINST OVERVOLTAGES AND OVERCURRENTS

(5) ITU-T Rec. K.20:2011

RESISTIBILITY OF TELECOMMUNICATION SWITCHING EQUIPMENT TO OVERVOLTAGES AND OVERCURRENTS

(6) ITU-T Rec. K.21: 2011

RESISTIBILITY OF SUBSCRAIBERS' TERMINALS TO OVERVOLTAGES AND OVERCURRENTS

10. 解説

10.1 通信端末装置の接地構成

日本における商用電源を使用した通信端末装置は、通信系と電源系の接地が分離しているため雷サージが接地点を通って大地に流れると大きな電位差が接地間に生じ、これが故障の原因となる。従って日本における雷サージに関する試験は、実環境の接地線のインピーダンスや接地抵抗を把握した試験の実施が求められる。

日本では、欧米のように通信線と電源線の避雷装置の接地線が共通でないため、1)通信線の保安器接地が切れている、2)保安用第3種接地をしない、3)大地抵抗が大きいといった場合、通信線と電源線間に高い電圧が発生する。従って通信線へサージを印加する試験では、接地無しの場合も実施するとよい。

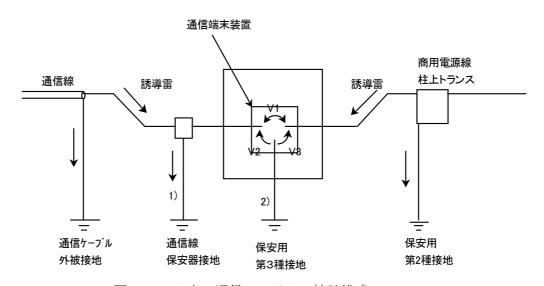


図 10-1 日本の通信システムの接地構成

10.2 CISPR 24:2010 と ITU-T Rec. K.シリーズ及び IEC 61000-4-5 との相違点

- (1) CISPR 24 によるとサージ波形は、屋外ケーブルに直接接続するポートにのみ適用されているため、信号ライン・通信ラインとも $10/700\mu s$ である。これに対し ITU-T Rec.K.22では ISDN T/S BUS に対しては $1.2/50\mu s$ ($8/20\mu s$) の波形が規定されている。また、IEC 61000-4-5によるとクラス 5 (非人口密集地域の通信ケーブル及び架空電力線に接続された電子機器)に該当する装置は長距離信号回路/ラインに対しては $10/700\mu s$ の波形、短距離信号回路/ラインに対しては $1.2/50\mu s$ ($8/20\mu s$) の波形を選択するようになっている。
- (2) CISPR 24 によると非シールド非対称動作の相互接続ラインへのサージ印加の波形も $10/700\mu s$ となるが、IEC 61000-4-5 によると $1.2/50\mu s$ ($8/20\mu s$) のコンビネーション波形が規定されている。
- (3) (1)、(2)項から CISPR 24 に加え ITU-T Rec. K.シリーズ及び IEC 61000-4-5 に規定された試験も考慮すること。